

TANTÁRGYI TEMATIKA ÉS TELJESÍTÉSI KÖVETELMÉNYEK
2021/2022. I. FÉLÉV

<i>Cím</i>	<i>Digitális technika 3</i>
<i>Tárgykód</i>	IVB036MLVM
<i>Heti óraszám: ea/gy/lab</i>	2 ea, 0 gy, 2 lab
<i>Kreditpont</i>	5
<i>Szak(ok)/típus</i>	Villamosmérnök alapszak(BSc)/K
<i>Tagozat</i>	levelező
<i>Követelmény</i>	vizsga
<i>Meghirdetés féléve</i>	5.
<i>Előzetes követelmény(ek)</i>	Digitális technika 2
<i>Oktató tanszék(ek)</i>	Automatizálási
<i>Tárgyfelelős és oktatók</i>	Megyeri Péter

TANTÁRGY CÉLKITŰZÉSE

A tantárgy megismerteti a hallgatókat a különböző típusú programozható logikai áramkörök (CPLD, FPGA) és a gyakorlatban elterjedten használt SoC eszközök elméletével és gyakorlatával. Megismerik ezen eszközök működését, felépítését és példákon keresztül megismerik ezen eszközök alkalmazási lehetőségeit, valamint a z ilyen eszközöket tartalmazó rendszerek tervezésének folyamatát. Megismerik az eszközök konfigurálására használt leíró nyelveket (VHDL, Verilog). Megismerik a kapcsolódásokat más szakterületekhez, alkalmazásokhoz.

TARTALMA

Rövid leírás:

Témakörök:

Előadás:

1. Digitális áramkörök fejlődése, általános célú logikai áramkörök. Programozható logikai áramkörök típusai, csoportosítása. Programozható logikai áramkörök általános tömbvázlata, részegységei.
2. Programozható logikai áramkörök égetése és tesztelése. Makrocella bázisú eszközök: PAL, GAL, HAL, FPLA. Összetett, nagy integráltságú eszközök.
3. CPLD felépítése, működése, jellemzői. FPGA felépítése, működése, jellemzői. Programozható áramkörökben a logikai hálózatok kialakításának módjai.

4. Programozható áramkörök tervezési és kiválasztási szempontjai. Logikai rendszerek, áramkörök tesztelése: Boundary Scan, JTAG. Elemi peremfigyelő cella felépítése, működése.
5. Letapogatósi módok, teszt port (TAP) vezérlő jelei. Boundary Scan áramkörök vezérlése, teszt utasítások.

Gyak/Lab.:

1. A PLD-k szükségessége és szerepe. PLD –k realizálási módjai. Feladat leírási technikák.
2. Rendszertechnikai tulajdonságok. Hardver leíró nyelvek (Verilog, VHDL) alapjai. AXI linx ISE fejlesztőrendszer felépítése, használata.
3. Kombiációs hálózatok megvalósítása. Egyszerű programozható áramkörök felépítése, használata. Esettanulmány. Sorrendi hálózatok megvalósítása.
4. Állapotgép definíciója, használata, és jelentősége digitális rendszerekben. CPLD –k felépítése, használata. SoC, SoPC rendszerek felépítése, jellemzői, kiválasztási szempontjai.
5. ARM rendszerek bemutatása, alkalmazása, felhasználási lehetőségei. Esettanulmány.

SZÁMONKÉRÉSI ÉS ÉRTÉKELÉSI RENDSZERE

Részvétel:

A konzultációkon való részvétel tekintetében a TVSz. megfelelő pontjai az irányadók. Eszerint a hallgató nem szerezheti meg a tárgy kreditpontját, ha a tárgyhoz tartozó konzultációkon hiányzása az összóraszám 30%-át meghaladja.

Aláírás / Félévközi jegy feltétele:

A félévközi ellenőrzés formái: zárthelyi dolgozat, házi feladat és projekt. A félév során a hallgatók egy zárthelyi dolgozatot írnak, amely az 5. konzultáción kerül megírásra. A zárthelyik témaköre a gyakorlatokon és az előadásokon az adott konzultációig elhangzott-, valamint a tárgy oktatója által önálló feldolgozásra előzetesen kijelölt anyag. A projekt témájának illeszkednie kell a tárgy tematikájához, és azt a tantárgy felelős oktatójával előzetesen egyeztetni kell. A házi feladat kiadása a 3. konzultáción történik. Az aláírás megszerzésének feltétele: a zárthelyi dolgozat megírása és értékelhető házi feladat és projekt beadása a szorgalmi időszakban.

Vizsga: írásbeli/szóbeli, eredményes: min.: 50%

Az érdemjegy kialakításának módja:

A dolgozatokon elért teljesítmény értékelése: <50%: elégtelen; 50 – 62,5%: elégséges; 62,5 – 75%: közepes; 75 – 87,5%: jó; >87,5%: jeles. A feladat értékelése érdemjegyekkel történik. A félévközi teljesítmény a zárthelyi, és a projekt, valamint a házi feladat érdemjegy kétszerezésének egyszerű számtani átlagaként kerül kialakításra.

Az érdemjegy kialakítása a félévközi teljesítmény és a vizsgán elért eredmények egyszerű számtani átlaga.

Pótlási lehetőségek:

Az igazoltan hiányzók a meg nem írt dolgozatokat az utolsó konzultáción pótló zárthelyi

megírásával, külön egyeztetett, órarenden kívüli időpontban pótolhatják. Az elégtelen dolgozatok ugyanebben a tantárgy felelős oktatójával külön egyeztetett, órarenden kívüli időpontban javíthatók. Javítás esetén az eredmény a javító és a javított zárthelyik számtani átlagából képződik.

Konzultációs lehetőségek:

A tantárgy felelős oktatójával előre egyeztetett időpontban.

KÖTELEZŐ ÉS AJÁNLOTT IRODALOM

- [1.] Craig Marven, Gillian Ewers: A simple approach to Digital Signal Processing, Texas Instruments, 1994
- [2.] Robert B. Reese, Mitchell A. Thornton: Introduction to Logic Synthesis using Verilog HDL, Morgan & Claypool 2006,
- [3.] Peter. J. Ashenden: The Designer's Guide to VHDL, Morgan Kaufmann Publisher 2008, 3. Edition,
- [4.] VHDL Reference Manual, Synario Design Automation 1997,
- [5.] Richard E. Haskell & Darrin M. Hanna – „Introduction to Digital Design VHDL”, Digilent Inc-LBEBooks, 2009,
- [6.] Peter Wilson: Design Recipes for FPGAs Using Verilog and VHDL, Newnes is an imprint of Elsevier, 2016,
- [7.] Tertulien Ndjountche: Digital Electronics 3 - Finite-state Machines, Wiley, 2016,
- [8.] Blaine Readler: Verilog by Example A Concise Introduction for FPGA Design,
- [9.] Joseph Cavanagh: Verilog HDL Design Examples, Taylor & Francis Group, 2018,
- [10.] <http://www.xilinx.com/tools/webpack.htm>
- [11.] <http://www.xilinx.com/products/silicon-devices/fpga.html>,
- [12.] <http://www.xilinx.com/support/university.html>,
- [13.] Fodor Attila, Vörösházi Zsolt: Beágyazott rendszerek és programozható logikai eszközök, Typotex, 2011
- [14.] Órai előadás jegyzetek, prezentációk

2021. szeptember 10.

.....
tantárgyfelelős